

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-023293

(43)Date of publication of application : 27.01.1992

(51)Int.Cl.

G11C 11/14

(21)Application number : 02-126796

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 18.05.1990

(72)Inventor : TSUDAI AKIHIKO

TOKAI YOICHI

SAKAI ISAO

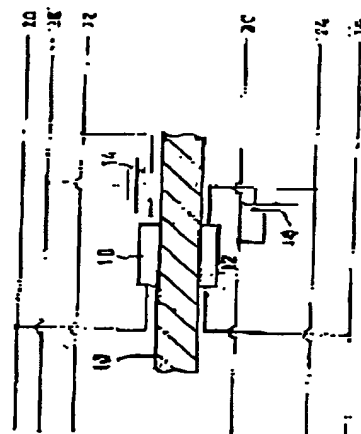
SAHASHI MASASHI

## (54) MAGNETIC MEMORY CELL AND MAGNETIC THIN FILM

## (57)Abstract:

**PURPOSE:** To perform fast write and erasure and fast access of data by providing a heating circuit to heat magnetic thin film locally, and a readout circuit consisting of a magneto-resistant element whose resistance value is varied by the readout circuit and the magnitude of an applied magnetic field and a transfer gate.

**CONSTITUTION:** The magnetic thin film 18 is magnetized uniformly in a direction perpendicular to a film plane in an initial state. When the data is written, a signal is inputted to a lead wire 28, and a switching transistor 14 is energized. Thereby, a temperature at a part of the magnetic thin film 18 coming in contact with an exoergic element is increased by receiving heat from the element, and the coercive force and magnetic anisotropy of the heated part of the magnetic thin film are decreased, and the reversal of magnetization at the part occurs by the function of a demagnetizing field from neighboring magnetic thin film. Also, the erasure of the data is performed similarly, however, a write mode or an erasure mode can be selected by controlling heat input and heat input time. Also, the readout of written data is performed by energizing a transfer gate 16 and reading a resistance value between the lead wires 24 and 26.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑯ 公開特許公報(A)

平4-23293

⑮ Int. Cl.<sup>3</sup>

G 11 C 11/14

識別記号

Z

庁内整理番号

7131-5L

⑰ 公開 平成4年(1992)1月27日

審査請求 未請求 請求項の数 4 (全13頁)

⑱ 発明の名称 磁気メモリセル及び磁性薄膜

⑲ 特 願 平2-126798

⑳ 出 願 平2(1990)5月18日

㉑ 発 明 者 津 田 井 昭 彦 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内  
㉒ 発 明 者 東 海 陽 一 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内  
㉓ 発 明 者 酒 井 勲 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内  
㉔ 発 明 者 佐 橋 政 司 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝総合  
研究所内  
㉕ 出 願 人 株式会社東芝 神奈川県川崎市幸区堀川町72番地  
㉖ 代 理 人 弁理士 鈴江 武彦 外3名

明 細 書

1. 発明の名称

磁気メモリセル及び磁性薄膜

2. 特許請求の範囲

(1) 磁化容易軸が膜面垂直方向成分を有する磁性薄膜と、

前記磁性薄膜を局所的に加熱するための加熱回路と、

前記磁性薄膜から情報を読み出す読み出し回路であって、

前記磁性薄膜と磁気的に結合できる程度に近接して配置され、少くとも印加磁界の大きさによって抵抗値が変化する磁気抵抗素子と、

前記磁気抵抗素子と直列に接続されたトランスファークロスタックとから成る読み出し回路とを有することを特徴とする磁気メモリセル。

(2) 磁化容易軸が膜面垂直方向成分を有する磁性薄膜と、

前記磁性薄膜に局所磁場を印加して前記磁性薄膜の情報を変化させるための磁場発生回路と、

前記磁性薄膜から情報を読み出す読み出し回路であって、

前記磁性薄膜と磁気的に結合できる程度に近接して配置されたホール素子と、

前記ホール素子と直列に接続されたトランスファークロスタックとから成る読み出し回路とを有することを特徴とする磁気メモリセル。

(3) 2つの磁性体が絶縁体層を介してトンネル結合されているメモリ素子と、

前記トンネル結合素子と直列に接続されたトランスファークロスタックと、

前記磁性体の少くとも1つに磁気的に結合できる程度に近接して配置された磁場発生回路とを有することを特徴とする磁気メモリセル。

(4) 原子分子で6～15%のM(MはTi, Zr, 又はHfの一種以上)を有し、残部が実質的にFe, Co又はNiの一種以上からなり、磁化容易軸が膜面垂直方向成分を有することを特徴とする硬質磁性薄膜。

### 3. 発明の詳細な説明

#### 〔発明の目的〕

#### 〔産業上の利用分野〕

本発明は磁気メモリセル及び硬質磁性薄膜に関する。

#### 〔従来の技術〕

従来、外部記憶装置は磁気ディスク装置がその主流をとめており、磁気テープ装置、フロッピーディスク装置なども用いられる。近年では光磁気メモリやICメモリも使用されようとしている。

特に磁気メモリ系の記憶装置はメモリ容量が大きく多量の情報を蓄えることができ、また、不揮発性のため長期のデータ保存も可能である。しかしながら、このような磁気メモリは情報の読み出し、書き込みに回転機構を用いるため、アクセスタイムが半導体メモリに対して格段に大きくなってしまった。また、磁気ディスク装置は、ヘッドフラッシュの問題をはじめとしてディエク及びヘッドに対して機械的耐久性の点でも問題がある。

一方、DRAM等の半導体メモリについては、

前記磁性薄膜を局所的に加熱するための加熱回路と、

前記磁性薄膜から情報を読み出す読み出し回路であって、

前記磁性薄膜と磁気的に結合できる程度に近接して配置され少くとも印加磁界の大きさによって抵抗値が変化する磁気抵抗素子と、

前記磁気抵抗素子と直列に接続されたトランスファークロークとから成る読み出し回路とを有することを特徴とする。

本発明による第1の磁気メモリセルは、その構成から明らかなように、データの書き込み、読み出しが全て磁気信号によりなされるため、従来の磁気メモリに比べて非常に高速に行われる。

前記局所加熱回路は、データの書き込み、消去に用いられるが、外部磁場を印加することにより高いマージンが得られ、エラーの低減を図ることができる。データの書き込み、消去は外部磁場を変化させて行ういわゆる磁界変調方式又は熱入力を変化させて行ういわゆるパワー変調方式のいずれ

の方式を切るとデータが失われてしまうなど不揮発性によるデータの長期保存ができず、またメモリ容量も磁気メモリと比べてかなり小さい。

更に、現在光磁気メモリの開発が活発に進められていて、オーバーライト機能の実用化に向けた研究が精力的に行われている。しかしながら、この光磁気メモリに用いられている記録媒体は希土類元素と遷移金属のアモルファス薄膜であり、希土類元素の存在のため耐食性について問題がある。

#### 〔発明が解決しようとする課題〕

本発明は上記諸問題を解決するためになされたものであり、データの高速書き込み、消去及び高アクセスを可能とし、さらに長期のデータ保存もできるようにした固体磁気メモリセルを提供するとともに、耐食性に優れた硬質磁性薄膜を提供することを目的とする。

#### 〔発明の構成〕

#### 〔課題を解決するための手段〕

本発明の第1の磁気メモリセルは、磁化容易軸が膜面法線方向成分を有する磁気薄膜と、

の方式を採用してもよい。熱入力を変化させてデータの書き込み、消去を行う場合には外部磁場は一定磁場で済まなく、永久磁石を用いることができる。なお、外部磁場を印加しなくてもよい。

また、磁性薄膜より成る記録媒体に交換結合多層膜、非交換結合多層膜など補助層を設けることにより、高いマージンでデータの書き込み、消去を行うことができる。

磁気抵抗素子は磁場の強度、方向により抵抗値の変化するものならば何でもよいが、InSb等のような半導体材料を用いる場合、磁気抵抗効果による抵抗率の増加に加え、いわゆる形状効果を利用することにより、更に大きな抵抗率の増大を得ることができる。また、NiFe希土、Ni-Crコグナイド化合物、CdCr<sub>2</sub>S<sub>4</sub>、CdCr<sub>2</sub>Se<sub>4</sub>などは固有の磁気抵抗効果が大きい。更に、Co/Au/Co、Fe/Cr/Fe、Co/Cr/Co等の人工格子多層膜においても大きな磁気抵抗効果が見られる。磁気ダイオード、磁気トランジスタを用いることもできる。

データの書き込み、消去については、局所加磁回路に加えてレーザービーム又は磁気ヘッドを用いることができる。また逆に、読み出しの場合、レーザービーム反射によるカー回転角の検知、又は磁気ヘッドによるデータの読み出しも可能である。

また、データの読み出し回路を構成する磁気抵抗素子にかえて、ホール素子又は軟磁性体をコアとするインダクタンス素子を用いることができる。磁気抵抗素子及びホール素子は直流又はパルス駆動でも所定の出力が得られるが、インダクタンス素子は交流駆動する必要がある。交流入力は一及び複数のパルスにより駆動することができる。インダクタンス素子に並列又は直列にキャパシタを接続することにより共振を利用して出力を得ることもできる。さらに磁気抵抗素子、ホール素子又はインダクタンス素子を用いてブリッジ回路を構成することにより信号検出感度を改善することができる。

本発明の第2の磁気メモリセルは、磁化容易

域することにより大きな磁場を得ることができる。また、母線として超伝導体を用いることによりさらに高い磁場の生成が可能となる。磁場発生回路の構成としてはこのほか、磁性体に印加された電界に比例した磁化が現れる電気磁気効果を利用したもの、圧電素子と組み合わせ、磁性体に働く応力に比例して磁化の現れるピエゾ磁気効果を利用したものも考えられる。

記録層を構成する磁生薄膜をホール素子と磁気的に結合した個々のマイクロ磁石に置きかえることができる。この場合、マイクロ磁石はホール素子に対するバイアス磁石として働き、その磁化の正逆によって、ホール素子出力の極性までも反転するため、信号検出感度を改善することができる。このマイクロ磁石は、そのアスペクト比を大きくすることにより、生成磁場を大きくすることが可能である。

また、データの読み出し回路を構成するホール素子にかえて軟磁性体をコアとするインダクタンス素子を用いることができる。ホール素子は直流

磁が膜面垂直方向成分を有する磁性薄膜と、

前記磁性薄膜に局所磁場を印加して前記磁性薄膜の阻報を変化させるための磁場発生回路と、

前記磁性薄膜から情報を読出す読み出し回路であって、

前記磁生薄膜と磁気的に結合できる程度に近接して配置されたホール素子と、

前記ホール素子と直列に接続されたトンネルフェーゲートから成る読み出し回路とを有することを特徴とする。

本発明の第2のメモリセルにおいても、本発明の第1のメモリセルと同様データの書き込み、消去、読み出しが機械的な動作をすることなく全て電気信号によりなされるため、非常に高速である。第1の発明と第2の発明の違いは、データの書き込み、消去方法である。第2の発明においてデータの書き込み、消去は、メモリセル中に置かれた磁場発生回路により行われる。磁場発生回路は例えば導線に流れる電流により磁場を生じさせる構成とすることができる。この場合、コイルを形

又はパルス駆動で所定の出力が得られるが、インダクタンス素子は交流駆動する必要がある。交流入力は単一又は複数のパルスにより駆動することができる。インダクタンス素子に並列又は直列にキャパシタを接続することにより、共振を利用して出力を得ることもできる。さらにホール素子、インダクタンス素子を用いてブリッジ回路を構成することにより、信号検出感度を改善することができる。

本発明の第3の磁気メモリセルは、2つの磁性体が絶縁体層を介してトンネル結合されているメモリ素子と、

前記トンネル結合素子と直列に接続されたトンネルフェーゲートと、

前記磁性体の少くとも1つに磁気的に結合できる程度に近接して配置された磁場発生回路とを有することを特徴とする。

第3の発明の磁気メモリセルにおいても、本発明の第1及び第2のメモリセルと同様、データの書き込み、消去及び読み出しに機械的な動作が

不要で、全て電気信号によりなされるため、非常に高速である。

データの読み出し回路に用いられているトンネル接合素子は、2つの磁性体を絶縁体薄膜を介して接合することにより得られる。磁性体は記録媒体としての役割を果たすため、データの安定保持のためマイクロ磁石であることが望ましい。

第3の発明において、データの書き込み、消去はメモリセル中に置かれた磁界発生回路により行われる。磁場発生回路は、例えば導線に流れる電流により磁場を発生させる構成とすることができる。この場合、コイルを形成することにより大きな磁場の生成が可能となる。磁場発生回路の構成としては、磁性体に印加される電流に比例して電化の現れる電気磁気効果を利用したもの、圧電素子と組み合わせ、磁性体に働く応力に比例して電化の現れるピエゾ電気効果を利用したものも考えられる。

本発明の第4は、原子分率で6~15%のM(MはTi, Zr, 又はHfの一種以上)を有し、

磁性薄膜は磁管、スパッタ等の一般的に薄膜製造方法により作成することができる。また、MBE等の方法により人工格子多層膜とすることができる。保磁力改善のためには、成膜後400~1000°Cで0.1~10時間のアニールを行うことが望ましい。

#### (作用)

以上詳述した如く、本発明によれば、データの書き込み、消去、読み出しが機械的な動作をすることなく全て電気信号によりなされるため、データの高速な書き込み、消去及び読み出しができ、更に、磁性体の性質を利用して、長期のデータ保存が可能な固体磁気メモリセル及び両食性に優れた硬質磁性薄膜が提供できる。

#### (実施例)

以下図面を参照して、本発明の実施例を詳細に説明する。

第1図は、本発明の第1実施例に係るメモリセルの構成概略図であり、本発明の第1の発明に係る。10は発熱素子であり、12は磁気抵抗素

子が実質的にFe, Co又はNiの一種以上からなり、絶縁容易物が膜面垂直方向成分を有することを特徴とする硬質磁性薄膜である。

上記硬質磁性薄膜を形成する元素の割合を限定した理由は、Mを50原子%未満にすると、保磁力の低下を招き、記録媒体として使用する場合に不安定しデータの保持が困難となるからであり、一方50原子%を超えると磁気密度の低下が著しくなり、磁気特性劣化を招くからである。特に記録媒体として用いる場合、保磁力、磁気密度の観点から、Mの含有割合を30~50原子%の範囲内にすることが望ましい。

なお、保磁力を向上させる観点から、Mの一部をNb, Mn, Ta, W, あるいはSm, Er等の希土類元素で、またT(Fe, Co又はNiの一種以上)の一部をV, Cr, Mn, Cu, Zn, Al, Ga, C, B, Si, P, Ge, In, Sn, Sb, Pb, Bi, Pd, Ag, Pt, Auで置換してもよい。これら元素の置換量は50原子%以下とすることが望ましい。

予である。14は発熱素子に通電、送電するためのトランジスタであり、16はトランスファークエートである。また、18は磁性薄膜であり、磁気抵抗素子12と磁気的に、発熱素子10とは熱的に結合している。

リード線20, 22により発熱素子に通電され、リード線24, 26により磁気抵抗素子に通電される。リード線28, 30は、それぞれスイッチングトランジスタ14, 16の信号線である。リード線20, 22のうちの1本、リード線24, 26のうちの1本はアース線として共用可能であり、他の2本も同一の電圧とすることによって共用可能である。

磁性薄膜18は、初期状態として膜面に垂直方向に一極に磁化されている。図1図に示すメモリセルにはバイナリーデータ0, 1が記録される。データを書き込む場合リード線28に信号を入力し、スイッチングトランジスタ14を導電状態にする。これにより発熱素子から熱を受け、発熱素子と接する磁性薄膜18の部分の温度が上昇し、

加熱された磁性薄膜の局所的保磁力、磁気局方法が低下して、隣接する磁性薄膜からの反磁場の働きにより当該部分の磁化反転が起こる。また、データの消去も同様にして行われるが、熱入力、熱入力時間を制御することにより、書き込みモード、消去モードを選択する。熱入力は発熱素子への電流を制御することにより、また熱入力時間は発熱素子への電流パルスのパルス印を制御することにより行われる。書き込みモード及び消去モードの制御の方式は、磁性薄膜の種類等条件によって異なるが、希土類-遷移金属磁性薄膜においては、長パルス熱入力により書き込みが、短パルス熱入力により消去が可能である。上記方法は所謂パワー駆動方式であるが、熱入力及び熱入力時間を一定にして、書き込み時と消去時との外磁印加磁界を変えて同モードを制御する磁界変調方式を採用してもよいし、また両方式を併用することも可能である。また、一定の強度のバイアス磁場を印加することにより、書き込み、消去の広いマージンが得られる。

書き込まれ、それに対応して磁性薄膜18に反転磁区が形成されていれば、反転磁区によって磁場が生じている。また、データが消去され、反転磁区が存在しなければ磁場が0となる。このようにして生じた磁場の大小に応じて磁気抵抗素子の抵抗が異なり、その大小によりデータの内容を知ることができる。反転磁区が存在する場合をバイナリーデータの1、存在しない場合を0に対応させることができる。その逆でもよい。

なお、本実施例の構成によれば発熱素子10による発熱を利用してデータの書き込み、消去を行っているが、必要に応じて加熱磁場、放熱機構を設けることが望ましい。また、出力信号を増幅することにより、高感度な出力が得られる。

なお、第1図のメモリセルを素子化するには、第2図のように、磁性薄膜18の両面にシリコン層32、34を蒸着し、このシリコン層32内にトランスファークロウ16を形成し、シリコン層34内にトランスファークロウ14を形成する。そして、上下のシリコン層32、34にマトリックス状に

なお、磁性薄膜18は、各メモリセルに対して共通に形成される方が望ましい。データの書き込み、消去時に、隣接するメモリセルからの反磁場を利用する必要があるからである。

このようにしてデータが書き込まれ、磁性薄膜が反転磁区を持つ場合、磁区半径 $R$ 、膜厚 $h$ 、磁性薄膜の磁束密度 $4\pi M$ として、薄膜直上又は直下での磁区中心の磁場強度 $H$ は、 $H \sim 2\pi M h / \sqrt{R^2 + h^2}$ で与えられ、磁束密度が大きければ大きい程、また磁区半径の膜厚に対する相対値が小さければ小さい程、大きな磁場を生じさせることができる。また、磁性薄膜の反転磁区を消去すれば発生磁場は0となる。なお、磁性薄膜18を交換結合多層膜、許磁結合多層膜とすることによって高いマージンでデータの書き込み、消去を行うことができる。

また、書き込まれているデータを読み出す場合には、トランスファークロウ16を導通状態にし、リード線24及び26の間の抵抗値又は当該リード線に流れる電流値を読みとればよい。データが

開口36を形成して、シリコン層32の開口36内に発熱素子10を、シリコン層36の開口内に磁気抵抗素子12を形成する。更に、各素子より端子を取り出し、配線を形成すると、本実施例の素子化された磁気メモリが形成される。

磁性薄膜18の厚みは約100Å~1000Åであり、1個のメモリア素子の寸法は約1μm以下である。更に、隣接するメモリア素子からの反磁場を、情報の書き込み及び消去に使用できるようにするために、互いに隣接するメモリア素子間の寸法を規定する必要がある。

なお、磁気抵抗素子12を発熱素子10上に形成して、トランスファークロウ16とトランスファークロウ14とを半導体層34内に形成してもよい。この場合には、半導体層32は不純である。

第3図は、本発明の第2実施例に係るメモリア素子の構成概念図であり、本発明の第1の発明に試する。38はレーザであり、12は磁気抵抗素子である。16は磁気抵抗素子と直列に結合されたトランスファークロウであり、18は磁気抵抗素



子12と磁気的に結合した磁性薄膜である。リード線24、26により磁気抵抗素子に通電する。また、リード線30はトランスファークロスタ16の信号線である。

本実施例に係る磁気メモリセルと第1実施例に係る磁気メモリセルは、データの書き込み、消去の方法が異なっている。磁性薄膜18は初期状態として真面に垂直方向に一様に磁化されている。第3図に示すメモリセルには、バイナリデータ0、1が記録される。データを書き込む場合、レーザー38により磁性薄膜18を局所的に加熱する。これにより磁性薄膜18の温度が局所的に上昇し、加熱部の保磁力、磁気異方性が低下して、隣接するメモリセルからの反磁場の働きにより、当該加熱部の磁化反転が起こる。また、データの消去も同様にして行われるが、レーザーパワー、レーザー照射時間を制御することにより、書き込みモード、消去モードを選択することができる。レーザーパワー、レーザー照射時間はレーザー駆動系により制御することができる。また、書き込み

用レーザー、消去用レーザーを別に準備してもよい。書き込みモード、消去モード制御の方式は、磁性薄膜18の種類等の所与の条件によって異なるが、希土類-遷移金属磁性薄膜においては、長パルス熱入力により書き込みが、短パルス熱入力により消去が可能である。上記方法はいわゆるパルス駆動方式であるが、一定強度のレーザービームを照射し、外部磁界を変化させて書き込み及び消去を行う磁界変調方式を採用してもよいし、また両方式を併用することも可能である。また、一定のバイアス磁場を印加することにより書き込み、消去の広いマージンが得られる。

さらに磁性薄膜18を交換結合多層膜、強磁結合多層膜とすることによっても、広いマージンでデータの書き込み、消去が可能となる。

なお、データの読出しについては第1実施例と同様の方法により行うことができる。

第4図は、本発明の第3実施例に係るメモリセルの構成概念図であり、これは本発明の第1の発明に属する。10は発熱素子であり、40はホ

ール素子である。14、16はそれぞれ発熱素子用スイッチングトランジスタ、ホール素子用スイッチングトランジスタである。また、18は磁性薄膜であり、ホール素子40と磁気的に、発熱素子10とは熱的に結合している。リード線20、22は発熱素子用電源線であり、リード線24、26はホール素子用電源線である。リード線28、30は、それぞれスイッチングトランジスタ14、16の信号線である。リード線20、22のうちの1本と、リード線24、26のうちの1本はアース線として共用可能であり、他の2本も同一の電圧とすることによって共用可能である。また、リード線42、44は記録情報信号線である。

本実施例におけるデータの書き込み、消去方法は第1実施例と同様である。

書き込まれているデータを読み出す場合には、トランスファークロスタ16を導電状態にし、ホール素子40の出力電圧をリード線42、44により読み取ればよい。データが書き込まれそれに対応して磁性薄膜18に反転磁区が形成されてい

れば反転磁区によって磁場が生じており、データが消去され反転磁区が存在しなければ磁場が0となるので、これに対応してホール素子40の出力が異なる。その出力の大小によりデータの内容を知ることができる。反転磁区が存在する場合をバイナリデータの1、存在しない場合を0に対応させることができる。その逆でもよい。なお、出力信号を増幅することにより高感度な出力が得られる。

また、発熱素子10による磁性薄膜18の加熱に加えて、第2実施例と同様に、レーザー38により磁性薄膜18を加熱し、反転磁区の形成、消去を行うことができる。その構成概念図を第5図に示す。

第6図は、本発明の第4実施例に係るメモリセルの構成概念図であり、これは本発明の第1の発明に属する。10は発熱素子であり、46は軟磁性体43をコアとするインダクタである。14、16はそれぞれ、発熱素子10、インダクタ46に直列に結合されたスイッチングトランジスタである。また、18は磁性薄膜であり、発熱素子

10と略明に、インダクタ46とは磁気的に結合している。リード線20、22は発熱素子用電源線であり、リード線24、26はインダクタ用交流電源線である。リード線28、30はスイッチングトランジスタ用信号線である。

本実施例におけるデータの書き込み、消去方法は第1実施例と同様である。

書き込まれているデータは次のように読み出すことができる。スイッチングトランジスタ16を導通状態にすることにより、インダクタ46にはリード線24、26を介して交流電圧が印加される。交流の周波数は、磁性薄膜18に反転磁区が存在する場合の生成磁場と、インダクタ46のコアとして用いられる軟磁体の磁化及びその反磁界係数とによって決定される共振性共振周波数に一致させておく。磁性薄膜18に逆磁区が形成されている場合、インダクタ46のQ値は0となり、また磁区が形成されていなければインダクタ46のQ値は0でなくなる。従って、この差を出力として取り出すことにより、書き込まれたデータの

内容を知ることができる。

また、データの読み出しは、第7図又は第8図に示すような共振回路を用いて行うこともできる。この場合、磁性薄膜18の反転磁区の有無に対応して磁界強度が異なるため、インダクタ46のコアである軟磁体48の $\mu$ が変化し、これに伴い、インダクタンスが変化することを利用する。印加する交流周波数は、反転磁区が存在する場合のインダクタンスに対応する共振周波数に一致させてもよいし、反転磁区が存在しない場合のインダクタンスに対応する共振周波数に一致させてもよい。直列共振回路を用いる場合は、第9図のように共振防止のための直流抵抗50を加えてもよい。

第10図はインダクタ46の構成例を示したものである。軟磁性体48と、ハーフターンを形成する52とを第10図のように配置することにより、簡単にマイクロインダクタを形成することができる。

また、第11図に示すように、書き込み、消去

手段として、発熱素子に代えてレーザーを用いることができる。

第12図は、本発明の第5実施例に係るメモリの構成概略図であり、本発明の第2の発明に属する。54は局所磁場発生素子であり、40はホール素子である。14は磁場発生素子54に直列に接続されたスイッチングトランジスタであり、16はホール素子40に直列に接続されたスイッチングトランジスタである。また、18は磁性薄膜であり、磁場発生素子54及びホール素子40と磁気的に結合している。リード線20、22は磁場発生素子用電源線であり、リード線24、26はホール素子用電源線である。リード線20、22のうちの1本、リード線24、26のうちの1本はアース線として共用可能である。また、リード線42、44はホール素子40の出力のための記憶情報信号線である。

磁性薄膜18は初期状態として膜面に垂直方向に一様に磁化されている。第12図に示すメモリセルにはバイナリーデータ0、1が記録される。

データを書き込む場合には、リード線28には信号を入力し、スイッチングトランジスタ14を導通状態にする。これにより、局所磁場発生素子54が発生する逆磁場のため、磁性薄膜18に逆磁区が生成される。また、データの消去は局所磁場発生素子54の極性を逆転させ、書き込み時と逆方向の磁場を印加することにより行う。この実施例によれば、局所磁場発生素子54が逆磁場を発生させるので、隣接するメモリセルからの反発場を利用してデータの書き込み、消去を行う必要はない。従って、磁性薄膜18は各メモリセルに対して共通に適用される必要はなく、各メモリセルを独立して、即ち、互いに分離して形成してもよい。

局所磁場発生素子54としてコイルを用いることにより、大きな磁場を発生させることができる。また当該コイルを平面コイルとすることにより、マイクロ磁場発生素子を形成することができる。

更に、局所磁場発生素子54を含む系に磁場線を用いることにより、大きな磁場の発生が可

能となる。例えば、第3図のような1ターンコイルを形成した場合、 $n > 2$ 、 $a = 1 \mu m$ 、 $I = 300 mA$ とすると、生成される磁場は1.5 kOeになる。コイルのターン数を増すことにより、さらに大きな磁場の発生も可能である。例えば、コイル断面径を0.1 mmとした場合、 $I = 300 mA$ で電流密度は $3 \times 10^3 A/cm^2$ となるが、例えば、NbCNの超電導体の臨界電流密度は $10^4 A/cm^2$ が得られるので、前記磁場の発生は十分可能である。また、コイルのターン数、磁性層の磁気特性の最適化により、必ずしも超電導線を用いる必要はない。

第14図は、本発明の第5実施例に係るメモリセルの構成概念図であり、本発明の第2の発明に属する。54は局所磁場発生素子であり、46は磁性体18をコアとするインダクタである。14、16はそれぞれ、局所磁場発生素子54、インダクタ46に直列に接続されたスイッチングトランジスタである。18は磁性層であり、局所磁場発生素子54及びインダクタ46と磁気的

に結合している。リード線20、22は局所磁場発生素子用電源線であり、リード線24、26はインダクタ用電源線である。リード線28、30はスイッチングトランジスタ用信号線である。

本実施例におけるデータの書き込み、消去方法は第5実施例と同様に、また、データの読み出しは第4実施例と同様に行うことができる。

第15図は、本発明の第7実施例に係るメモリセルの構成概念図であり、本発明の第3の発明に属する。60、62は磁性体であり、絶縁層64を介してトンネル結合している。66は磁場発生用コイルであり、68、70はそれぞれ、上記トンネル結合磁性素子72、磁場発生用コイル66と直列に結合されたスイッチングトランジスタである。リード線74、76は記憶情報読み出し線であり、リード線78、80は情報記録・消去線である。また、リード線82、84はスイッチングトランジスタ用信号線である。

絶縁層64を介して磁性体60、62がトンネル結合したトンネル結合素子72は、磁性体60、

62間の磁気分極の相対関係に依存して、異なるコンダクタンスを持つ。即ち、磁性体60のアップ・スピン・バンド(up spin band)のフェルミ面近傍の状態密度を $D_{11}(k_F)$ 、ダウン・スピン・バンド(down spin band)の状態密度を $D_{12}(k_F)$ 、同様に磁性体62のアップ・スピン・バンドとダウン・スピン・バンドのフェルミ面近傍の状態密度をそれぞれ $D_{21}(k_F)$ 、 $D_{22}(k_F)$ とすると、絶縁層64が十分薄く、スピンの保存されるならば、磁性体60と62の磁気分極が平行である場合、そのコンダクタンス $G_{\dots}$ は、

$$G_{\dots} = (D_{11}(k_F) D_{21}(k_F) + D_{12}(k_F) D_{22}(k_F))$$

であり、磁性体60、62の磁気分極が反平行である場合、そのコンダクタンス $G_{\dots}$ は、

$$G_{\dots} = (D_{11}(k_F) D_{22}(k_F) + D_{12}(k_F) D_{21}(k_F))$$

となる。

$$G_{\dots} = G_{\dots}$$

$$= (D_{11}(k_F) - D_{12}(k_F))$$

$$\times (D_{21}(k_F) - D_{22}(k_F))$$

であるため、フェルミ面近傍でアップ・スピン・バンドとダウン・スピン・バンドの状態密度差が大きい程、大きなコンダクタンスの変化が得られる。

本メモリセルにデータを書き込む場合は次のようにして行う。例えば、上記トンネル結合素子72を構成する磁性体60及び62の磁化が平行の場合を初期状態、反平行の場合をデータが書き込まれた状態として、これをバイナリデータの0、1に対応させる。この対応は逆でもいい。初期状態にあるトンネル結合素子72に、スイッチングトランジスタ70を導通させることにより、コイル66が発生する磁場によって、磁性体62の磁化を逆転させる。また、データを消去する場合は、コイル66により逆方向の磁場を発生させて、磁性体62の磁化を再度逆転させて、初期状態に戻せばよい。

また、コイル66を含む磁場発生回路に超電導線を用いることにより、大きな磁場を発生させることができる。磁性体60、62に永久磁石材料を用いマイクロ磁石とすることによって、記録されたデータを非常に安定して保持することができる。図16図は、トンネル結合素子72及び磁場発生コイル66の構成例を示すものである。磁性体60と62、及び絶縁体64によってトンネル結合素子72を構成しており、軟磁性体86と磁性体62は磁気的に結合している。さらに、ハーフトーンの導体88に流れる電流により軟磁性体86を磁化し、磁性体62に磁場を印加する。例えば、このような構成とすることによりメモリセルを平面化、小型化することができる。

次に、書き込まれたデータを読み出す場合、スイッチングトランジスタ88を導通状態にし、トンネル結合素子72に電圧を印加する。この磁性体60、62の磁化が平行状態か反平行状態かによってコンダクタンスが異なるため、その違いによって書き込まれているデータの内容を知ることができる。

得ることができるので、集積化に適する。また、この磁性薄膜は、希土類元素のような酸化され易い元素を含んでいないので、耐酸化性に優れ、従って製造し易くかつ長期間に使用できるメリットを有している。

次に、他の磁性薄膜の実施例を説明する。

上記第1実施例と同様の方法で表1に示す組成の磁性薄膜を作製した。得られる薄膜の磁化容易性は全て膜面と垂直方向であった。膜面と垂直方向の磁気特性を表1に示す。

表 1

組成 (原子比)	$\sigma$ (10kOe)emu/g	H <sub>c</sub> (kOe)
Hf <sub>0.8</sub> Co <sub>0.2</sub> B, Si	60	6.0
Zr <sub>0.8</sub> Ti <sub>0.2</sub> Co <sub>0.2</sub> B	50	4.1
Zr <sub>0.8</sub> Hf <sub>0.2</sub> Co <sub>0.2</sub> B	50	3.9
Hf <sub>0.8</sub> Co <sub>0.2</sub> Po <sub>0.2</sub> B	60	3.1
Zr <sub>0.8</sub> Co <sub>0.2</sub> Po <sub>0.2</sub>	60	3.4
Zr <sub>0.8</sub> Co <sub>0.2</sub> Ni <sub>0.2</sub>	50	3.0

次に、上記磁性メモリに使用される磁性薄膜の第1の実施例を説明する。

原子分率で22%のZr、残部が炭素のC<sub>78</sub>からなる合金ターゲットを用いて、R<sub>2</sub>S<sub>2</sub>バック塗膜により石英基板上に1μmの膜厚の薄膜を作成した。

この時スパッタ条件は、

RF入力	600W
Arガス圧	$5 \times 10^{-2}$ Torr
基板温度	150℃
デポジションレート	0.5 μm/h

であった。

得られた磁性薄膜を真空中700℃、10分間の熱処理を行い、高圧度VSMにより、膜面と垂直方向及び水平方向の磁化過程を調べた。この結果、得られた薄膜は膜面と垂直方向に容易磁化軸を持ち、 $\sigma$  (10kOe) = 50 emu/g、 $H_c = 4.1$  kOeの磁性特性を示していた。

このように、大きな保持力を有する磁性薄膜は、メモリセルとして微細化しても十分な磁気特性を

この磁性薄膜においても大きな保持力を有するので、上記実施例と同様の効果がある。

〔発明の効果〕

以上詳述した如く本発明によれば、データの高速な書き込み、消去及びアクセスが可能で、更に長期的データの保存が可能な固体磁性メモリセルが提供できる。また、耐食性に優れた硬質合金薄膜が提供できる。

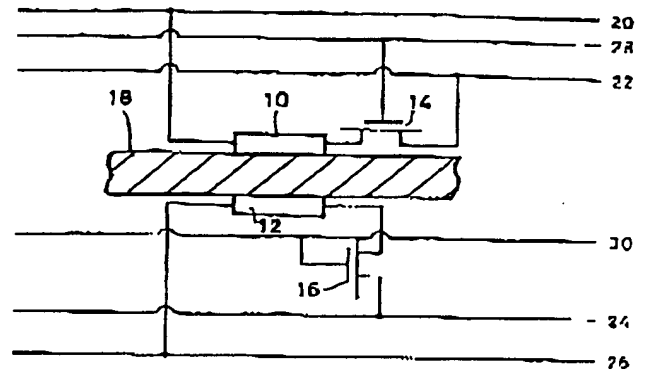
#### 4. 図面の簡単な説明

第1図は本発明の第1実施例に係る磁性メモリセルの構成概念図、第2図は第1実施例の磁性メモリセルを微細化した図、第3図は第2実施例に係る磁性メモリセルの構成概念図、第4図は第3実施例に係る磁性メモリセルの構成概念図、第5図はレーザービームを用いてデータの書き込み及び読み出しを行う変位例の構成概念図、第6図は第4実施例に係るメモリセルの構成概念図、第7図は第4実施例のメモリセルのデータ読み出しに用いる並列共振回路、第8図は第4実施例のメモリセルのデータ読み出しに用いる直列共振回路。第

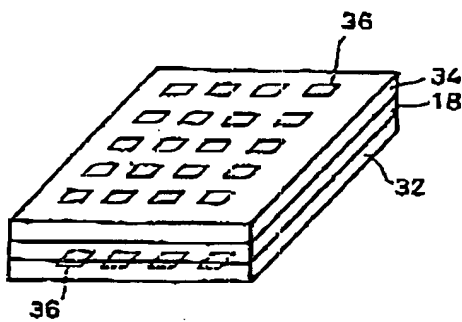
9図は過電流防止用抵抗を付加したアーク読み出し用直列共振回路、第10図は第4実施例に開子として用いられるマイクロインジクタの構成図、第11図は第4実施例のメモリセルにおいてデータの書き込み、読み出し手段としてレーザービームを用いるメモリセルの構成概念図、第12図は第5実施例に係るメモリセルの構成概念図、第13図は磁場発生回路による磁場強度を計算するのに用いた1ターンコイルを示す図、第14図は第5実施例に係るメモリセルの構成概念図、第15図は第7実施例に係るメモリセルの構成概念図、第16図は第7実施例におけるトンネル結合素子及び磁場発生回路の構成例を示す図である。

10…発熱素子、12…酸気抵抗素子、14…スイッチングトランジスタ、16…トランスファークラップ、18…磁性層、20、22、24、26、28、30…リード線、32、34…シリコン層、36…開口。

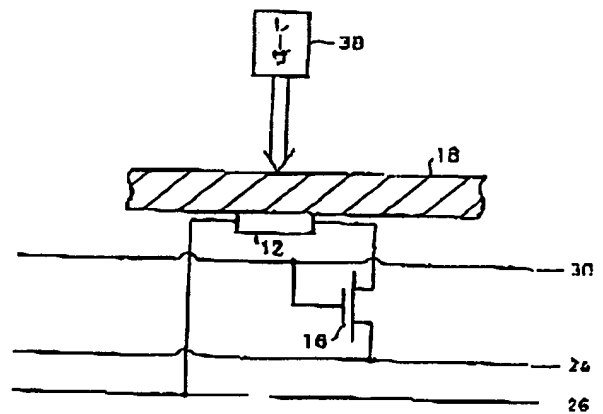
出願人代理人 弁理士 鈴江 武彦



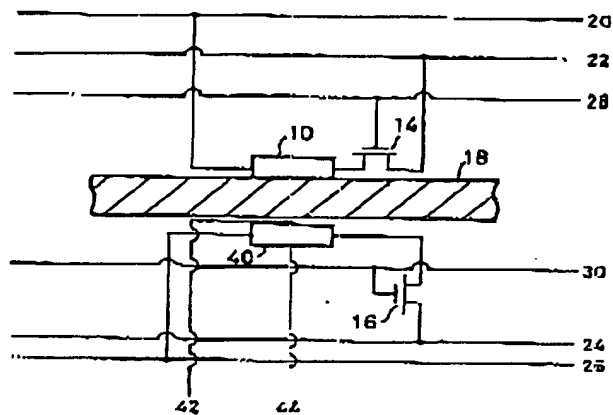
第 1 図



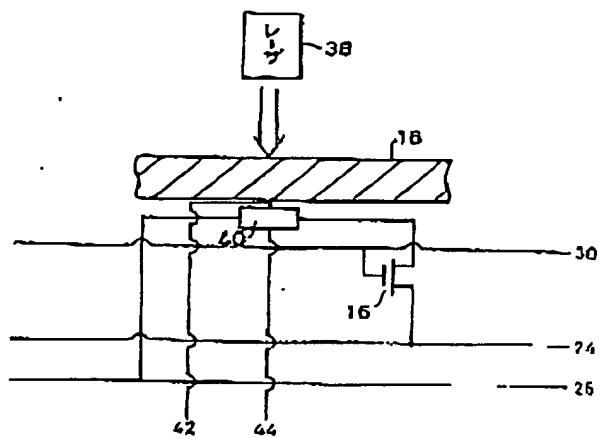
第 2 図



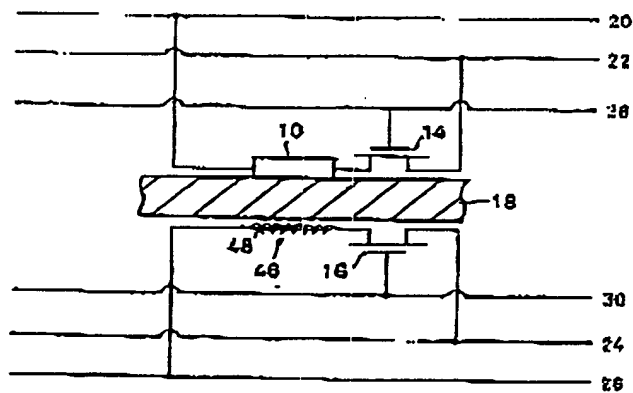
第 3 図



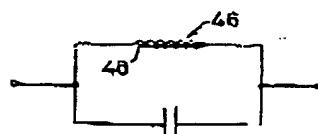
第 4 図



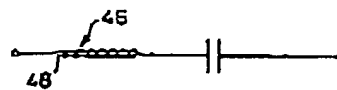
第 5 図



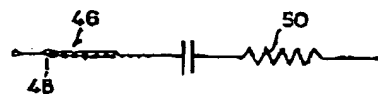
第 6 図



第 7 図



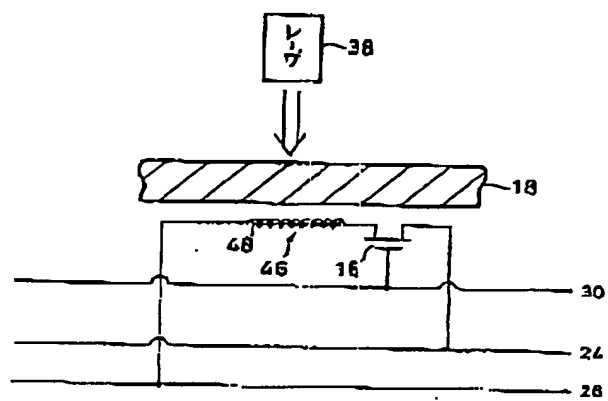
第 8 図



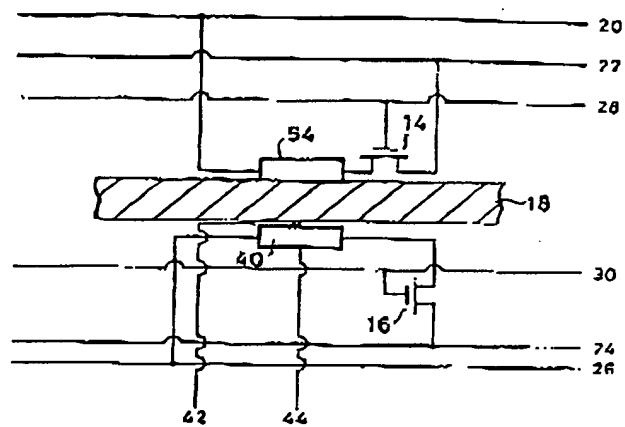
第 9 図



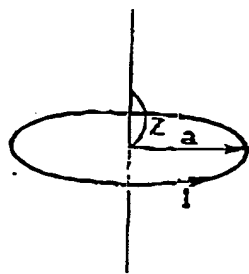
第 10 図



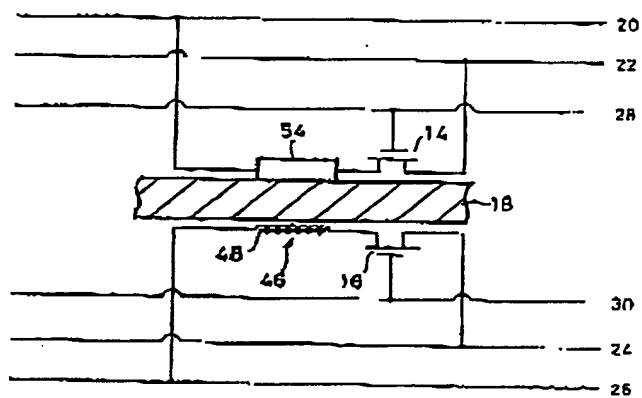
第 11 図



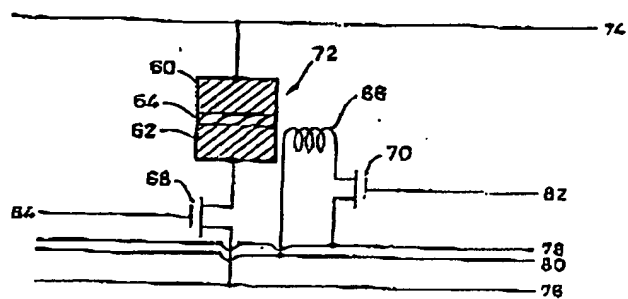
第 12 図



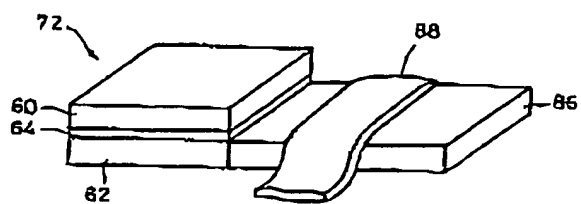
第 13 図



第 14 図



第 15 図



第 16 図